

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) . Int. Cl.⁷
 H04B 3/04

(45) 공고일자 2005년08월24일
 (11) 등록번호 10-0509949
 (24) 등록일자 2005년08월17일

(21) 출원번호	10-2003-0082348	(65) 공개번호	10-2005-0048423
(22) 출원일자	2003년11월19일	(43) 공개일자	2005년05월24일

(73) 특허권자
 한국전자통신연구원
 대전 유성구 가정동 161번지

(72) 발명자
 정태식

이재우

최우영

이범철

김봉태

이종현

(74) 대리인
 리엔목특허법인
 이해영

심사관 : 원종대

(54) 수신측의 전송 특성에 따라 적응화된 등화 및 프리엠페시스를 수행하는 데이터 송수신 장치 및 방법

요약

본 발명은 수신측의 전송 특성에 따라 적응화된 등화 및 프리엠페시스를 수행하는 데이터 송수신 장치 및 방법에 관한 것으로, 상기 데이터 송수신 장치는 전송 선로를 통하여 입력되는 데이터 신호로부터 전송 선로의 신호 감쇄 특성을 파악하여 왜곡된 입력 데이터의 과형을 복원하고, 데이터 수신시 파악된 전송 선로의 신호 감쇄 특성을 이용하여 송신 데이터 신호의 과형을 미리 변형시켜 출력함으로써 출력되는 데이터 신호가 전송 선로를 통과한 후에 이상적인 과형을 유지하도록 한다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 바람직한 실시예에 따른 데이터 송수신 장치의 회로도이다.

도 2는 도 1에 도시된 등화기의 일 실시예를 보여주는 회로도이다.

도 3은 도 1에 도시된 프리엠퍼시스 회로의 일 실시예를 보여주는 회로도이다.

도 4는 본 발명의 바람직한 실시예에 따른 데이터 송수신 방법을 보여주는 도면이다.

도 5는 본 발명에 따른 데이터 송수신 장치를 다중 링크 시스템에 적용한 일 실시예를 보여주는 도면이다.

< 도면의 주요 부분에 대한 부호의 설명 >

100 : 데이터 송수신 장치 110 : 등화기

120 : 프리эм퍼시스 회로 130 : 컨버터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 데이터 송수신 장치 및 방법에 관한 것으로, 특히 수신측의 전송 특성에 따라 적용화된 데이터 송수신을 수행하는 장치 및 방법에 관한 것이다.

유선 디지털 통신 분야에서 일반적으로 사용되고 있는 이진 데이터 신호처럼 고주파 성분과 저주파 성분이 모두 포함된 구형파 형태의 전송 신호는, 전송 선로를 지나는 과정에서 고주파 성분이 저주파 성분 보다 많이 감쇄되어 신호의 왜곡이 발생하게 되고, 이로 인해 수신단에서 입력 데이터를 오류없이 인식하는데 필요한 타이밍 마진이 줄어들게 된다.

이와 같은 문제점을 해결하기 위해 사용되는 방법으로는 수신단에서 왜곡된 데이터 신호의 파형을 복원하는 등화 방법, 또는 송신단에서 전송 선로의 신호 감쇄 특성을 고려하여 데이터 신호의 파형을 미리 왜곡시켜 출력함으로써 출력된 데이터 신호가 전송 선로를 거쳐서 목적지에 도달했을 때 이상적인 파형을 유지하도록 하는 프리эм퍼시스 방법이 있다.

그러나, 이와 같은 방법에서 수신단에서의 등화 기능과 송신단에서의 프리эм퍼시스에 필요한 파라미터를 외부에서 제어하는 경우, 전송 선로의 신호 감쇄 특성을 수동으로 파악한 후 송수신단을 제어해야 하므로 효율성이 떨어질 뿐만 아니라 전송 선로 양 끝에 송수신 장치가 배치된 상태에서 정확한 신호 감쇄 특성을 측정하기가 어려운 문제가 있다.

반면, 수신단에서 등화 파라미터를 피드백 작용에 의해 자동 제어되도록 하거나 전송 선로의 양 끝에 배치된 동일한 기능의 두 송수신 장치들이 정해진 규약에 의해 시험용 신호를 주고 받음으로써 송신단에서의 프리эм퍼시스 파라미터를 자동 제어하는 경우, 상기 문제점은 해결이 가능하지만, 자동 제어 기능을 구현하기 위한 장치들이 각 송수신 장치마다 배치되어야 하므로 복수 개의 송수신 장치로 구성되는 다중 링크 시스템에 적용하기에는 전력이나 비용면에서 불리하고, 반드시 동일한 기능의 두 송수신 장치가 쌍을 이루어야 한다는 제약을 가진다.

이 외에도, 기존의 방식은 정해진 전송 선로의 신호 감쇄 특성을 보상하기 위한 등화 파라미터 또는 프리эм퍼시스 파라미터를 전송 장치의 동작 초기에 설정하기 때문에, 온도 변화, 송신단의 입출력 베피의 특성 변화 등과 같이 동작 중에 전송 선로의 신호 감쇄 특성을 변화시키는 요인들에 대한 보상 기능을 추가해야만 하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 입력되는 데이터 신호를 사용하여 전송 선로의 신호 감쇄 특성을 지속적으로 측정함으로써 수신단의 등화 파라미터를 자동 제어하는 동시에 등화 파라미터를 이용하여 송신단의 프리앰페시스 파라미터를 자동 제어할 수 있는 데이터 송수신 장치를 제공하는데 있다.

본 발명이 이루고자 하는 기술적 과제는, 전송 선로의 신호 감쇄 특성을 측정을 위해 시험용 신호를 동작 초기에 사용하지 않고, 수신단에 입력되는 실제 데이터 신호의 왜곡 정도를 지속적으로 측정하여 전송 선로의 신호 감쇄 특성을 측정함으로써 동작 중에 전송 선로의 특성이 변화하더라도 이를 실시간으로 반영하여 송수신 장치의 등화 파라미터 및 프리앰페시스 파라미터가 제어될 수 있도록 하는 데이터 송수신 장치 및 방법을 제공하는데 있다.

본 발명이 이루고자 하는 다른 기술적 과제는, 유사한 신호 감쇄 특성을 갖는 다수개의 전송 선로들을 구동하는 다중 링크 시스템의 경우에 하나의 수신 장치에서 얻어진 등화 파라미터를 이용하여 나머지 송수신 장치들의 등화 파라미터 및 프리앰페시스 파라미터를 제어함으로써 다수개의 송수신 장치들의 성능을 효율적으로 극대화할 수 있는 데이터 송수신 장치 및 방법을 제공하는데 있다.

발명의 구성 및 작용

상기의 과제를 이루기 위하여 본 발명에 의한 데이터 송수신 장치는, 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 데이터 신호를 입력받아, 상기 전송 선로의 전기적 특성에 대응되는 등화 파라미터를 발생하고, 발생된 상기 등화 파라미터를 사용하여 왜곡된 입력 데이터 신호의 파형을 복원하는 등화기를 구비한 데이터 수신부; 상기 등화 파라미터에 대응되는 프리앰페시스 파라미터를 생성하는 컨버터; 및 상기 컨버터로부터 상기 프리앰페시스 파라미터를 입력 받아 출력 데이터 신호의 파형을 왜곡하여 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 프리앰페시스 회로를 구비한 데이터 송신부를 포함하는 것을 특징으로 한다.

상기의 과제를 이루기 위하여 본 발명에 의한 데이터 송수신 장치는, 복수개의 데이터 송수신 장치들이 연결된 다중 링크 시스템에 있어서: 전송 선로의 전기적 특성에 대응되는 등화 파라미터를 발생하여 상기 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 입력된 데이터 신호의 왜곡된 파형을 복원하고, 상기 등화 파라미터에 대응되는 프리앰페시스 파라미터를 생성하여 출력 데이터 신호의 파형을 왜곡하여 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 제 1 데이터 송수신부; 및 상기 제 1 데이터 송수신부로부터 상기 등화 파라미터를 받아들여 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 입력된 데이터 신호의 왜곡을 보상하고, 상기 제 1 데이터 송수신부로부터 상기 프리앰페시스 파라미터를 받아들여 출력 데이터 신호의 파형을 왜곡하여 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 복수 개의 제 2 데이터 송수신부를 포함하는 것을 특징으로 한다.

상기의 과제를 이루기 위하여 본 발명에 의한 데이터 송수신 방법은, (a) 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 입력 데이터를 수신하여 상기 전송 선로의 전기적 특성을 실시간으로 측정하는 단계; (b) 상기 전송 선로의 전기적 특성에 대응되는 등화 파라미터를 발생하여 왜곡된 입력 데이터의 파형을 복원하는 단계; (c) 상기 등화 파라미터에 대응되는 프리앰페시스 파라미터를 발생하는 단계; 및 (d) 상기 프리앰페시스 파라미터의 제어에 의해 출력 데이터의 파형을 왜곡하여 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 단계를 포함하는 것을 특징으로 한다.

상기의 과제를 이루기 위하여 본 발명에 의한 데이터 송수신 방법은, 복수개의 데이터 송수신 장치들이 연결된 다중 링크 시스템의 데이터 송수신 방법에 있어서: (a) 복수개의 데이터 송수신 장치들 중 적어도 하나의 데이터 송수신 장치에서 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 입력 데이터를 수신하여 상기 전송 선로의 전기적 특성을 실시간으로 측정하는 단계; (b) 상기 전송 선로의 전기적 특성에 대응되는 등화 파라미터를 발생하여 왜곡된 입력 데이터의 파형을 복원하는 단계; (c) 상기 등화 파라미터에 대응되는 프리앰페시스 파라미터를 발생하는 단계; (d) 상기 프리앰페시스 파라미터의 제어에 의해 출력 데이터의 파형을 왜곡하여 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 단계; (e) 복수 개의 타 데이터 송수신 장치에서 상기 (b) 단계에서 발생된 상기 등화 파라미터를 이용하여 왜곡된 입력 데이터의 파형을 복원하는 단계; 및 (f) 상기 복수 개의 타 데이터 송수신 장치에서 상기 (c) 단계에서 발생된 상기 프리앰페시스 파라미터를 이용하여 출력 데이터의 파형을 왜곡하고, 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 단계를 포함하는 것을 특징으로 한다.

이하에서, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 대하여 상세히 설명한다.

도 1은 본 발명의 바람직한 실시예에 따른 테이터 송수신 장치(100)의 회로도이다. 도 1을 참조하면, 본 발명에 따른 테이터 송수신 장치(100)는 등화기(equalizer ; 110)가 구비된 테이터 수신부, 프리엠페시스 회로(pre-emphasis circuit ; 120)가 구비된 테이터 송신부, 및 컨버터(converter ; 130)를 포함한다.

등화기(110)는 전송 선로(15)의 다른 한 편에 배치된 임의의 송신기(transmitter ; 10)로부터 전송 선로(15)를 통해 테이터 신호를 입력받아, 전송 선로(15)의 전기적 특성을 실시간으로 측정한다. 그리고, 전송 선로(15)의 전기적 특성에 대응되는 등화 파라미터(EQ)를 이용하여 왜곡된 입력 테이터 신호의 과형을 복원함과 동시에 복원에 사용된 등화 파라미터(EQ)를 출력한다.

컨버터(130)는 등화기(110)와 프리엠페시스 회로(120) 사이에 연결되어, 등화기(110)로부터 출력되는 등화 파라미터(EQ)를 입력 받아, 등화 파라미터(EQ)에 대응되는 프리엠페시스 파라미터(PRE-EM)를 생성한다.

그리고, 프리엠페시스 회로(120)는 컨버터(130)로부터 프리엠페시스 파라미터(PRE-EM)를 입력 받아 출력 테이터 신호의 과형을 미리 왜곡하여 전송함으로써, 출력 테이터 신호가 전송 선로(25)를 통과하여 임의의 수신기(receiver ; 20)에 입력될 때 최적의 신호 과형을 유지할 수 있도록 한다.

도 2는 도 1에 도시된 등화기(110)의 일 실시예를 보여주는 회로도이다. 도 2를 참조하면, 본 발명에 따른 등화기(110)는 증폭기(111), 가변 이득 증폭기(112), 덧셈기(113), 리미터(114), 제 1 및 제 2 제곱기(115, 116), 및 누산기(accumulator ; 117)를 포함한다.

증폭기(111)는 외부로부터 입력되는 테이터 신호(INPUT DATA)의 과형을 증폭하는 역할을 수행한다. 가변 이득 증폭기(112)는 외부로부터 입력되는 테이터 신호(INPUT DATA)의 고주파 성분만을 추출하고, 추출된 고주파 성분을 등화 파라미터(EQ)의 제어에 의해 소정의 양만큼 가변적으로 증폭한다. 여기서, 등화 파라미터(EQ)는 저주파 성분에 대한 고주파 성분의 증폭 비율을 의미하며, 전송 선로의 신호 감쇄 특성을 지속적으로 측정함으로써, 복원된 테이터 신호의 과형이 최적의 이상적인 과형이 되도록 피드백 작용에 의해 자동적으로 제어된다.

덧셈기(113)는 증폭기(111)와 가변 이득 증폭기(112)로부터 출력되는 신호를 더해줌으로써, 외부로부터 입력되는 테이터 신호(INPUT DATA)에서 고주파 성분이 보강된 신호를 출력한다. 리미터(114)는 덧셈기(113)의 출력을 매우 높은 이득으로 증폭한 후, 출력 신호의 최대 진폭을 제한함으로써 출력 신호의 진폭을 일정하게 유지시킨다.

제 1 및 제 2 제곱기(115, 116)는 리미터(114)의 입력 및 출력 신호의 진폭을 측정하기 위해 상기 리미터(114)의 입력 및 출력 신호 각각을 제곱해 준다. 누산기(117)는 두 제곱기(115, 116)로부터 출력되는 리미터(114)의 입력 및 출력 신호의 진폭 정보를 입력 받아 이들의 차이를 누적하고, 누적 결과를 등화 파라미터(EQ)로서 출력한다.

도 2에 도시된 등화기(110)에서 리미터(114)의 입력 신호의 진폭이 출력 신호의 진폭보다 작은 경우, 누산기(117)의 출력 신호인 등화 파라미터(EQ)의 레벨은 증가하게 된다. 등화 파라미터(EQ)의 레벨이 증가하게 되면, 이에 비례하여 가변 이득 증폭기(112)의 이득도 증가하게 되고, 덧셈기(113)에서 출력되는 신호의 고주파 성분이 더욱 보강되어, 리미터(114)의 입력 및 출력 신호의 진폭의 차이가 줄어들게 된다.

만일, 리미터(114)의 입력 신호의 진폭이 출력 신호의 진폭보다 크면, 등화 파라미터(EQ)의 레벨은 감소하게 되고, 이로 인해 가변 이득 증폭기(112)의 이득이 감소하게 된다. 그 결과, 덧셈기(113)의 출력 신호는 입력되는 테이터 신호에 대해 고주파 성분에 대한 보강이 완화된 신호가 되어, 리미터(114)의 입력 및 출력 신호의 진폭의 차이가 줄어들게 된다.

이와 같은 부의 피드백(negative feedback) 작용에 의해서 등화기(110)는 입력되는 테이터 신호의 과형 왜곡 정도에 따라 등화 파라미터(EQ)의 레벨이 최적의 값으로 수렴되고, 왜곡된 입력 테이터의 과형을 복원한다. 따라서, 등화 파라미터(EQ)의 레벨은 전송 선로의 신호 감쇄 특성을 반영하게 되어 전송 선로에서 신호의 감쇄가 심할수록 등화 파라미터(EQ)의 레벨은 증가하게 되고, 전송 선로에서 신호의 감쇄가 적을수록 등화 파라미터(EQ)의 레벨은 감소하게 된다. 여기서 등화 파라미터(EQ) 레벨은 누산기(117)의 구성 방식 및 가변 이득 증폭기(112)의 이득 제어 방식에 따라 아날로그 전압, 전류, 혹은 다수개의 비트로 구성된 논리 값 등의 형태로 다양하게 표현될 수 있다.

도 3은 도 1에 도시된 프리엠페시스 회로(120)의 일 실시예를 보여주는 회로도이다. 도 1 및 도 3을 참조하면 본 발명에 따른 프리엠페시스 회로(120)는 제 1 D 플립-플롭(121), 제 2 D 플립-플롭(122), 증폭기(123), 가변 이득 증폭기(124), 및 덧셈기(125)를 포함한다.

제 1 D 플립-플롭(121)은 출력하고자 하는 데이터 신호(TX DATA)와 이에 동기된 클럭 신호(CLOCK)를 입력 받아, 상기 데이터 신호(TX DATA)를 리타이밍한 제 1 리타이밍 신호(RET1)를 발생한다. 제 2 D 플립-플롭(122)은 제 1 D 플립-플롭(121)에서 출력되는 제 1 리타이밍 신호(RET1)와 이에 동기된 클럭 신호(CLOCK)를 입력 받아, 제 1 리타이밍 신호(RET1)의 반전된 신호를 한번 더 리타이밍하여 제 2 리타이밍 신호(RET2)를 발생한다.

증폭기(123)는 제 1 D 플립-플롭(121)으로부터 제 1 리타이밍 신호(RET1)를 입력 받아 소정의 이득으로 증폭하여 출력 한다. 가변 이득 증폭기(124)는 제 2 D 플립-플롭(122)으로부터 제 2 리타이밍 신호(RET2)를 입력 받아 프리앰프시스 파라미터(PRE-EM)의 제어에 의해 소정의 양만큼 가변적으로 증폭하여 출력한다. 그리고, 덧셈기(125)는 증폭기(123)와 가변 이득 증폭기(124)의 출력을 합하여 전송 선로(25)의 다른 한 편에 배치된 임의의 수신기(20)로 전송한다.

도 3에 도시된 프리앰프시스 회로(120)에서 제 1 및 제 2 D 플립-플롭(121, 122)은 출력하고자 하는 데이터 신호(TX DATA)를 이에 동기된 클럭(CLOCK)을 사용하여 순차적으로 리타이밍한다. 제 1 리타이밍 신호(RET1)는 현재 출력하고자 하는 데이터 신호가 되고, 제 2 리타이밍 신호(RET2)는 한 클럭 이전에 출력되었던 데이터 신호의 반전된 논리값이 된다.

현재 출력하고자 하는 데이터 신호의 논리 값이 직전에 출력되었던 데이터 신호의 논리 값과 달라서 출력 신호가 상승 또는 하강 천이되어 고주파 성분으로 출력되는 경우(즉, 제 1 리타이밍 신호(RET1)의 논리 값과 제 2 리타이밍 신호(RET2)의 논리 값이 같은 경우)에는, 증폭기(123)와 가변 이득 증폭기(124)의 출력이 서로 더해지면서 신호의 진폭이 커지게 된다.

이와 반대로, 현재 출력하고자 하는 데이터 신호의 논리 값이 직전에 출력되었던 데이터 신호의 논리 값과 같아서 출력 신호가 상승 또는 하강 천이되지 않고 일정한 저주파 성분으로 출력되는 경우(즉, 제 1 리타이밍 신호(RET1)의 논리 값과 제 2 리타이밍 신호(RET2)의 논리 값이 다른 경우)에는 증폭기(123)와 가변 이득 증폭기(124)의 출력이 서로 상쇄되면서 신호의 진폭이 감소하게 된다.

일 예로, 증폭기(123)의 이득이 1이고 가변 이득 증폭기(124)의 이득이 프리앰프시스 파라미터(PRE-EM)에 의해 제어되어 0.25로 설정된 경우, 출력하고자 하는 데이터 신호(TX DATA)가 '00010011'의 이진 데이터로 프리앰프시스 회로(120)에 순차적으로 입력되는 경우, 각 이진 비트들의 출력 레벨은 아래의 [표 1]과 같이 제어된다.

표 1.

출력비트	각 이진 비트들의 출력 레벨							
	0	0	0	1	0	0	1	1
천이발생	X	X	X	0	0	X	0	X
출력레벨	0.75	0.75	0.75	1.25	1.25	0.75	1.25	0.75

이와 같은 프리앰프시스 회로(120)의 동작에 의해서 출력 신호(OUTPUT DATA)의 파형은 전송 선로(25)를 거쳐 수신기(20)에 도달했을 때 이상적인 파형이 될 수 있도록 미리 왜곡된다. 여기서 출력 파형을 왜곡시키는 정도는 등화 파라미터(EQ)로부터 생성된 프리앰프시스 파라미터(PRE-EM)의 레벨에 의해 제어되고, 왜곡 정도와 프리앰프시스 파라미터(PRE-EM) 레벨의 비례 관계나 프리앰프시스 파라미터(PRE-EM) 레벨의 표현 방식은 가변 이득 증폭기(124)의 이득 제어 방식에 따라 다양하게 나타날 수 있다.

여기서, 등화 파라미터(EQ)와 프리앰프시스 파라미터(PRE-EM)는 이를 생성하거나 사용하는 장치들의 유형에 따라 서로 다른 형식으로 표현될 수 있으므로, 등화 파라미터(EQ)로부터 프리앰프시스 파라미터(PRE-EM)를 생성하기 위해서는 도 1에 도시된 바와 같이 별도의 컨버터(130)가 필요하다.

만일 상기 등화 파라미터(EQ)와 프리앰프시스 파라미터(PRE-EM)가 동일한 성질과 동일한 범위로 생성 또는 사용된다면, 예를 들어 두 파라미터(EQ, PRE-EM)가 모두 아날로그 전압으로 표현되면서 동일한 전압 범위를 갖고 동일한 비례관계를 갖는다면, 컨버터(130)는 생략해도 무방하다. 또한, 상기 두 파라미터(EQ, PRE-EM)의 성질과 범위가 다른 경우에도 전압-전류 변환기, 전류-전압 변환기, 증폭기, 감쇄기, 레벨 천이기, DAC(Digital-to-Analog Converter), 또는 ADC(Analog-to-Digital Converter) 등의 회로를 사용하여 상기 컨버터(130)를 간단하게 구성할 수 있다.

도 4는 본 발명의 바람직한 실시예에 따른 데이터 송수신 방법을 보여주는 도면이다. 도 1 내지 도 4를 참조하면, 본 발명에 따른 데이터 송수신 방법은, 먼저 등화기(110)를 통해 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 입력 데이터(INPUT DATA)를 수신하여 전송 선로(15)의 전기적 특성을 실시간으로 측정하고 전송 선로(15)의 전기적 특성에 대응되는 등화 파라미터(EQ)를 발생한다(1000 단계). 그리고, 발생된 등화 파라미터(EQ)를 사용하여 왜곡된 입력 데이터(INPUT DATA)의 과형을 복원한다(1100 단계). 이어서, 컨버터(130)를 통해 상기 등화 파라미터(EQ)에 대응되는 프리 앰프시스 파라미터(PRE-EM)를 발생한다(1300 단계).

1300 단계에서 발생된 프리 앰프시스 파라미터(PRE-EM)는 프리 앰프시스 회로(120)로 입력되고, 프리 앰프시스 회로(120)는 컨버터(130)에서 발생된 프리 앰프시스 파라미터(PRE-EM)의 제어에 의해서 출력 데이터(OUTPUT DATA)의 과형을 미리 왜곡한다(2000 단계). 프리 앰프시스 회로(120)로부터 발생된 왜곡된 출력 데이터(OUTPUT DATA)는 전송 선로(25)를 통해 전송 선로(25)의 다른 한 편에 배치된 임의의 수신기(20)로 전송된다(2100 단계).

앞에서 설명한 바와 같이, 본 발명에 따른 데이터 송수신 방법은 상호 연결(interconnection) 송수신 시스템에서 전송 선로를 통해 수신한 데이터의 전송 특성을 추출하고, 수신측 선로의 특성을 보상하여 수신 데이터를 복구한다. 그리고, 추출된 수신쪽 전송 특성을 국부(local)의 송신부에 적용하여 송신쪽 선로의 특성을 보상함으로써, 원격(remote) 수신부에서 수신을 용이하게 한다. 이와 같은 데이터 송수신 방법은 복수개의 상호 연결 송수신 시스템이 연결된 다중 링크 시스템에도 적용 가능하다. 이에 대한 상세 내용은 다음과 같다.

도 5는 본 발명에 따른 데이터 송수신 장치를 다중 링크 시스템에 적용한 일 실시예를 보여주는 도면이다. 도 5를 참조하면, N 개의 데이터 송수신 장치들(1001-100N)이 2N 개의 유사한 전기적 특성을 가지는 전송 선로들(151, 251, …, 15n, 25n)을 통해 N 개의 송신기(101-10n) 및 N 개의 수신기(201-20n)에 각각 연결된다. 여기서, 각각의 전송 선로들(151, 251, …, 15n, 25n)의 전기적 특성이 유사하게 구성되고, 각 링크의 다른 한쪽에 연결된 송신기들(101-10n) 및 수신기들(201-20n)의 구조가 각각 동일하게 구성된다.

이 중 제 1 데이터 송수신 장치(1001)는 도 1에 도시된 데이터 송수신 장치(100)와 동일한 구성을 가지며, 제 1 데이터 송수신 장치(1001)에 구비되어 있는 등화기(1101)는 도 2에 도시된 등화기(110)와 동일한 구성을 가지고, 제 1 데이터 송수신 장치(1001)에 구비되어 있는 프리 앰프시스 회로(1201)는 도 3에 도시된 프리 앰프시스 회로(120)와 각각 동일한 구성을 가진다.

그리고, 제 2 내지 제 N 데이터 송수신 장치(1002-100N)는 각각 하나의 등화기(1102-110N)와 하나의 프리 앰프시스 회로(1202-120N)를 포함한다. 이들 데이터 송수신 장치(1002-100N)는 제 1 데이터 송수신 장치(1001)로부터 발생되는 등화 파라미터(EQ) 및 프리 앰프시스 파라미터(PRE-EM)를 공유하여 사용한다. 따라서, 회로의 간략화를 위해 등화 파라미터(EQ) 및 프리 앰프시스 파라미터(PRE-EM)를 발생하는 회로 구성은 포함하지 않는다.

이를 위해 제 2 내지 제 N 데이터 송수신 장치(1002-100N)에 구비되어 있는 등화기(1102-110N)는 도 2에 도시되어 있는 등화기(110) 구조 중에서 증폭기(111), 가변 이득 증폭기(112), 및 덧셈기(113)만으로 구성되고, 등화 파라미터(EQ)를 생성하기 위한 장치들인 리미터(114), 제 1 및 제 2 계곱기(115, 116), 및 누산기(117)는 포함하지 않는다. 그리고, 제 2 내지 제 N 데이터 송수신 장치(1002-100N)에는 프리 앰프시스 파라미터(PRE-EM)를 발생하는 컨버터(130)가 구비되지 않으며, 프리 앰프시스 파라미터(PRE-EM)의 제어에 따라 출력 신호(OUTPUT DATA)를 왜곡시키는 동작을 수행하는 프리 앰프시스 회로(1202-120N)는 도 3에 도시된 프리 앰프시스 회로(120)와 동일한 구성을 가진다.

이와 같은 구성을 가지는 다중 링크 시스템에서 제 1 데이터 송수신 장치(1001)에서 생성된 등화 파라미터(EQ)와 프리 앰프시스 파라미터(PRE-EM)가 제 2 내지 제 N 데이터 송수신 장치(1002-100N)에서 그대로 사용되기 때문에, 제 2 내지 제 N 데이터 송수신 장치(1002-100N)에 구비되어 있는 각 등화기(1102-110N)들이 등화 파라미터(EQ)를 생성하지 않는 간략한 구조를 가질 수 있다. 따라서, 데이터 송수신 장치의 송수신 단이 차지하는 면적을 줄이는 동시에 소비 전력도 줄일 수 있게 된다. 또한, 하나의 데이터 송수신 장치에서 얻어진 등화 파라미터를 이용하여 나머지 데이터 송수신 장치들의 등화 및 프리 앰프시스 파라미터를 제어하게 되므로, 다수개의 데이터 송수신 장치들의 성능을 효율적으로 극대화시킬 수 있다.

이상에서와 같이 도면과 명세서에서 최적 실시예가 개시되었다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사

용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

이상에 설명한 바와 같이, 본 발명에 의한 데이터 송수신 장치 및 방법에 의하면, 입력되는 데이터 신호를 사용하여 전송 선로의 신호 감쇄 특성을 지속적으로 측정하여 수신단의 등화 파라미터와 송신단의 프리앰페리스 파라미터를 자동으로 제어함으로써, 간단한 구조로 구성이 가능하고 전송 선로의 양 끝에 서로 다른 종류의 송수신 장치가 배치되어도 동작이 가능하다. 그리고, 동작중에 전송 선로의 특성이 변화하더라도 이를 실시간으로 반영하여 송수신 장치의 등화 및 프리앰페리스 파라미터를 제어할 수 있다.

그리고, 유사한 신호 감쇄 특성을 갖는 다수개의 전송 선로들을 구동하는 다중 링크 시스템의 경우, 하나의 수신 장치에서 얻어진 등화 파라미터를 이용하여 나머지 송수신 장치들의 등화 및 프리앰페리스 파라미터를 제어함으로써 다수개의 송수신 장치들의 성능을 효율적으로 극대화할 수 있다.

(57) 청구의 범위

청구항 1.

전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 데이터 신호를 입력받아, 상기 전송 선로의 전기적 특성에 대응되는 등화 파라미터를 발생하고, 발생된 상기 등화 파라미터를 사용하여 왜곡된 입력 데이터 신호의 과형을 복원하는 등화기를 구비한 데이터 수신부;

상기 등화 파라미터에 대응되는 프리앰페리스 파라미터를 생성하는 컨버터; 및

상기 컨버터로부터 상기 프리앰페리스 파라미터를 입력받아 출력 데이터 신호의 과형을 왜곡하여 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 프리앰페리스 회로를 구비한 데이터 송신부를 포함하는 것을 특징으로 하는 데이터 송수신 장치.

청구항 2.

제 1 항에 있어서, 상기 등화기는

외부로부터 입력되는 데이터 신호의 과형을 증폭하는 역할을 수행하는 증폭기;

상기 데이터 신호의 고주파 성분만을 추출하고, 추출된 고주파 성분을 등화 파라미터의 제어에 의해 소정의 양만큼 가변적으로 증폭하는 가변 이득 증폭기;

상기 증폭기 및 상기 가변 이득 증폭기로부터 출력되는 신호를 더해주어, 상기 데이터 신호에서 고주파 성분이 보강된 신호를 출력하는 덧셈기;

상기 덧셈기의 출력을 매우 높은 이득으로 증폭한 후, 출력 신호의 최대 진폭을 제한함으로써 상기 출력 신호의 진폭을 일정하게 유지시키는 리미터;

상기 리미터의 입력 및 출력에 각각 연결되어, 상기 리미터의 상기 입력 신호 및 상기 출력 신호 각각을 제곱해 주는 제 1 및 제 2 제곱기; 및

상기 제 1 및 제 2 제곱기로부터 출력되는 상기 리미터의 상기 입력 신호 및 상기 출력 신호의 진폭 정보를 입력받아 이들의 차이를 누적하고, 누적 결과를 상기 등화 파라미터로서 출력하는 누산기를 포함하는 것을 특징으로 하는 데이터 송수신 장치.

청구항 3.

제 1 항에 있어서, 상기 프리앰피시스 회로는

출력하고자 하는 테이터 신호와 이에 동기된 클럭 신호를 받아들여 상기 테이터 신호를 리타이밍한 제 1 리타이밍 신호를 발생하는 제 1 D 플립-플롭;

상기 제 1 D 플립-플롭으로부터 출력되는 상기 제 1 리타이밍 신호와 이에 동기된 상기 클럭 신호를 받아들여 상기 제 1 리타이밍 신호의 반전된 신호를 리타이밍한 제 2 리타이밍 신호를 발생하는 제 2 D 플립-플롭;

상기 제 1 D 플립-플롭으로부터 수신된 상기 제 1 리타이밍 신호를 소정의 이득으로 증폭하여 출력하는 증폭기;

상기 제 2 D 플립-플롭으로부터 수신된 상기 제 2 리타이밍 신호를 상기 프리앰피시스 파라미터에 따라 소정의 양만큼 가변적으로 증폭하여 출력하는 가변 이득 증폭기; 및

상기 증폭기와 상기 가변 이득 증폭기의 출력을 합하여 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 덧셈기를 포함하는 것을 특징으로 하는 테이터 송수신 장치.

청구항 4.

복수개의 테이터 송수신 장치들이 연결된 다중 링크 시스템에 있어서:

전송 선로의 전기적 특성에 대응되는 등화 파라미터를 발생하여 상기 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 입력된 테이터 신호의 왜곡된 파형을 복원하고, 상기 등화 파라미터에 대응되는 프리앰피시스 파라미터를 생성하여 출력 테이터 신호의 파형을 왜곡하여 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 제 1 테이터 송수신부; 및

상기 제 1 테이터 송수신부로부터 상기 등화 파라미터를 받아들여 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 입력된 테이터 신호의 왜곡을 보상하고, 상기 제 1 테이터 송수신부로부터 상기 프리앰피시스 파라미터를 받아들여 출력 테이터 신호의 파형을 왜곡하여 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 복수 개의 제 2 테이터 송수신부를 포함하는 것을 특징으로 하는 테이터 송수신 장치.

청구항 5.

제 4 항에 있어서, 상기 제 1 테이터 송수신부는

상기 전송 선로의 전기적 특성을 실시간으로 측정하고, 상기 전송 선로의 전기적 특성에 대응되는 상기 등화 파라미터를 발생하여 상기 입력 테이터 신호의 왜곡된 파형을 복원하는 등화기;

상기 등화 파라미터에 대응되는 프리앰피시스 파라미터를 생성하는 컨버터; 및

상기 컨버터로부터 상기 프리앰피시스 파라미터를 입력받아 상기 출력 테이터 신호의 파형을 왜곡하여 전송하는 프리앰피시스 회로를 포함하는 것을 특징으로 하는 테이터 송수신 장치.

청구항 6.

제 4 항에 있어서, 상기 제 2 테이터 송수신부는

상기 제 1 헤이터 송수신부로부터 상기 등화 파라미터를 받아들여 상기 입력 헤이터 신호의 왜곡된 파형을 복원하는 등화기; 및

상기 제 1 헤이터 송수신부로부터 상기 프리앰피시스 파라미터를 입력받아 상기 출력 헤이터 신호의 파형을 왜곡하여 전송하는 프리앰피시스 회로를 포함하는 것을 특징으로 하는 헤이터 송수신 장치.

청구항 7.

- (a) 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 입력 헤이터를 수신하여 상기 전송 선로의 전기적 특성을 실시간으로 측정하는 단계;
- (b) 상기 전송 선로의 전기적 특성에 대응되는 등화 파라미터를 발생하여 왜곡된 입력 헤이터의 파형을 복원하는 단계;
- (c) 상기 등화 파라미터에 대응되는 프리앰피시스 파라미터를 발생하는 단계; 및
- (d) 상기 프리앰피시스 파라미터의 제어에 의해 출력 헤이터의 파형을 왜곡하여, 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 단계를 포함하는 것을 특징으로 하는 헤이터 송수신 방법.

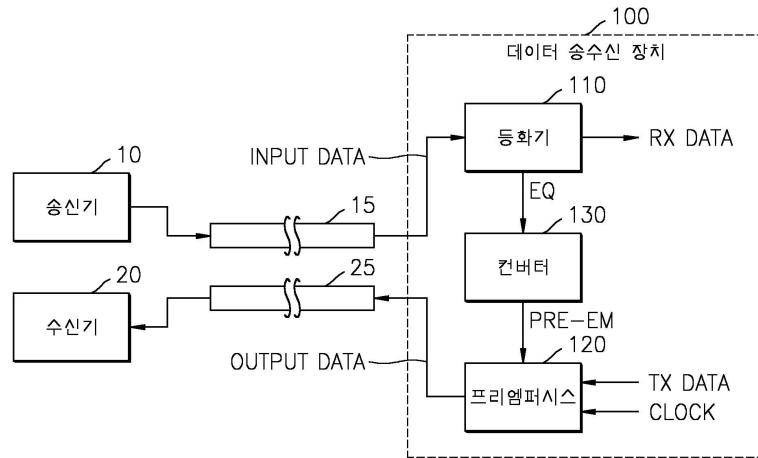
청구항 8.

복수개의 헤이터 송수신 장치들이 연결된 다중 링크 시스템의 헤이터 송수신 방법에 있어서:

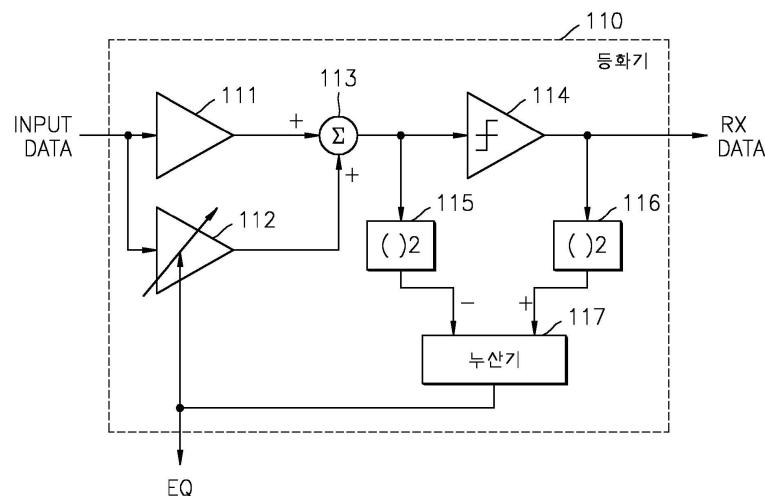
- (a) 복수개의 헤이터 송수신 장치들 중 적어도 하나의 헤이터 송수신 장치에서 전송 선로의 다른 한 편에 배치된 임의의 송신기로부터 입력 헤이터를 수신하여 상기 전송 선로의 전기적 특성을 실시간으로 측정하는 단계;
- (b) 상기 전송 선로의 전기적 특성에 대응되는 등화 파라미터를 발생하여 왜곡된 입력 헤이터의 파형을 복원하는 단계;
- (c) 상기 등화 파라미터에 대응되는 프리앰피시스 파라미터를 발생하는 단계;
- (d) 상기 프리앰피시스 파라미터의 제어에 의해 출력 헤이터의 파형을 왜곡하여, 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 단계;
- (e) 복수 개의 타 헤이터 송수신 장치에서 상기 (b) 단계에서 발생된 상기 등화 파라미터를 이용하여 왜곡된 입력 헤이터의 파형을 복원하는 단계; 및
- (f) 상기 복수 개의 타 헤이터 송수신 장치에서 상기 (c) 단계에서 발생된 상기 프리앰피시스 파라미터를 이용하여 출력 헤이터의 파형을 왜곡하고, 전송 선로의 다른 한 편에 배치된 임의의 수신기로 전송하는 단계를 포함하는 것을 특징으로 하는 헤이터 송수신 방법.

도면

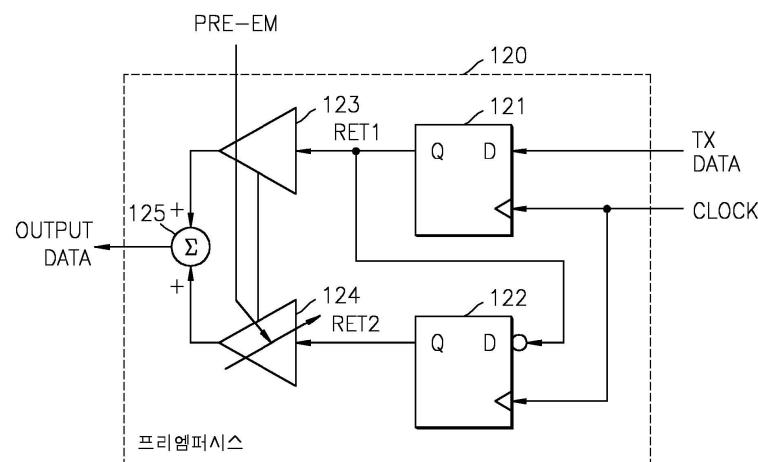
도면1



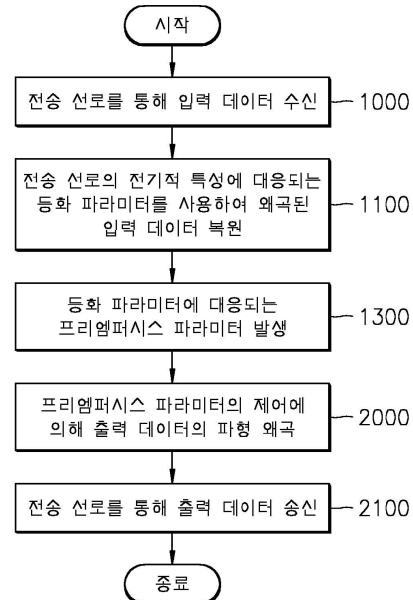
도면2



도면3



도면4



도면5

