



특 허 증

CERTIFICATE OF PATENT

특 허 제 10-0819046 호

(PATENT NUMBER)

출원번호
(APPLICATION NUMBER)

제 2006-0113472 호

출원일
(FILING DATE:YY/MM/DD)

2006년 11월 16일

등록일
(REGISTRATION DATE:YY/MM/DD)

2008년 03월 27일

발명의명칭 (TITLE OF THE INVENTION)

비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용클릭 /데이터 복원 장치 및 방법

특허권자 (PATENTEE)

등록사항란에 기재

발명자 (INVENTOR)

등록사항란에 기재

위의 발명은 「특허법」에 의하여 특허등록원부에 등록 되었음을 증명합니다.

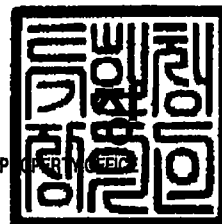
(THIS IS TO CERTIFY THAT THE PATENT IS REGISTERED ON THE REGISTER OF THE KOREAN INTELLECTUAL PROPERTY OFFICE.)

2008년 03월 27일



특 허 청

COMMISSIONER, THE KOREAN INTELLECTUAL PROPERTY OFFICE



등록사항

특허 등록 제 10-0819046 호
(PATENT NUMBER)

특허권자 (PATENTEE)
한국전자통신연구원(160122-0*****)
대전 유성구 가정동 161번지

연세대학교 산학협력단(274171-0*****)
서울 서대문구 신촌동 134 연세대학교

발명자 (INVENTOR)
이승우

성창경

최우영

이범철



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년04월02일
(11) 등록번호 10-0819046
(24) 등록일자 2008년03월27일

(51) Int. Cl.
HO4L 7/04 (2006.01) HO4L 12/42 (2006.01)
HO4L 7/02 (2006.01)
(21) 출원번호 10-2006-0113472
(22) 출원일자 2006년11월16일
심사청구일자 2006년11월16일
(65) 공개번호 10-2007-0061350
(43) 공개일자 2007년06월13일
(30) 우선권주장
1020050119291 2005년12월08일 대한민국(KR)
(56) 선행기술조사문헌
JP05327681 A
(뒷면에 계속)

(73) 특허권자
한국전자통신연구원
대전 유성구 가정동 161번지
연세대학교 산학협력단
서울 서대문구 신촌동 134 연세대학교
(72) 발명자
이승우
성창경
(뒷면에 계속)
(74) 대리인
리앤목특허법인

전체 청구항 수 : 총 12 항

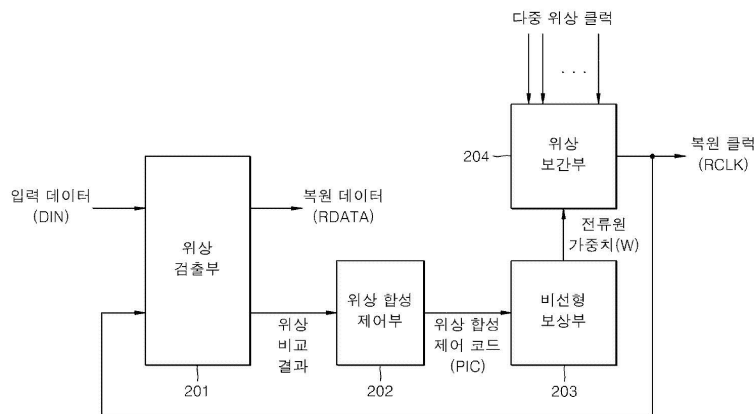
심사관 : 복상문

(54) 비선형 특성을 보정한 위상 보간기를 이용한 다중 링크용 클럭/데이터 복원 장치 및 방법

(57) 요약

본 발명은 비선형 보상 회로를 통한 위상 보간기(Phase Interpolator)를 이용한 다중 링크용 클럭/데이터 복원 장치 및 방법에 관한 것으로서, 2진 입력 데이터와 클럭 신호를 입력 받아 데이터와 클럭 신호 사이의 위상을 비교하는 위상 검출부, 위상 비교 결과를 위상 합성 제어 코드로 변환하는 위상 합성 제어부, 위상 보간부의 비선형적 특성을 보정하기 위해 제어 코드를 비선형성에 대한 역함수 형태인 전달함수의 결과인 전류 값으로 변환하여 출력하는 비선형 보상부, 다중 위상 클럭을 입력 받아 적절한 2개의 클럭을 선택하여 제어 코드에 대해 선형적 위상을 갖는 클럭 신호로 복원 클럭을 출력하는 위상 보간부로 구성된다. 본 발명은 제어 코드에 대한 위상 합성 회로의 출력인 클럭 신호의 위상 관계에서 선형성을 향상시키기 위해 비선형성의 역함수 형태의 전달함수를 갖는 비선형 보상 회로를 추가하여 복원 클럭의 해상도를 균일하게 유지하고 지터 성능의 저하를 감소시킨다.

대표도



(72) 발명자
최우영

이범철

(56) 선행기술조사문헌
JP06152667 A
KR1020040016898 A
KR1020060005843 A
US20040091073 A1

특허청구의 범위

청구항 1

입력 데이터의 위상과 복원 클럭의 위상을 비교하여 위상차를 산출하는 위상 검출부;
 상기 복원 클럭과 위상차에 따라 매핑된 위상 합성 제어 코드를 생성하는 위상 합성 제어부;
 상기 위상 합성 제어 코드를 인수로 하는 비선형 함수의 역함수 형태인 보상 함수를 이용하여 전류원 가중치 값을 생성하는 비선형 보상부; 및
 상기 전류원 가중치 값에 따라 다중 위상 기준 클럭 중 2개의 기준 클럭을 선택하고 상기 선택된 2개의 기준 클럭을 합성하여 선형적 위상을 가지는 새로운 복원 클럭을 생성한 후, 상기 위상 검출부로 출력하는 위상 보간부;를 포함하는 것을 특징으로 하는 비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 장치.

청구항 2

제 1항에 있어서, 상기 위상 보간부의 새로운 복원 클럭의 위상은
 상기 전류값 가중치 값에 의해 상기 위상 합성 제어 코드에 선형적으로 비례하는 것을 특징으로 하는 비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 장치.

청구항 3

제 1항에 있어서,
 상기 비선형 보상부의 상기 전류원 가중치 값은
 상기 위상 합성 제어 코드를 인수로 하는 비선형 함수를 상기 위상 합성 제어 코드 사이에 존재하는 선형 관계식에 대입하여 상기 비선형 함수 값을 구한 후 각각을 미분한 값으로 하는 것을 특징으로 하는 비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 장치.

청구항 4

2진 입력 데이터의 위상과 복원 클럭의 위상을 비교하여 위상차를 산출하는 위상 검출기;
 다중 기준 위상 클럭 중에서 위상차가 90도인 2개 이상의 기준 클럭을 선택하는, 상기 위상차에 따라 상기 복원 클럭에 동기화된 위상 선택 신호 및 상기 위상차를 기초로 가감 카운터를 거쳐 결정된 제 1 제어 코드를 생성하는 위상 보간기 제어 회로;
 상기 2개 이상의 기준 클럭 중에서 2개의 기준 클럭을 특정하는, 상기 위상 선택 신호와의 연관관계에 따라 제 2 제어 코드를 생성하는 위상 선택기 제어 회로;
 상기 제 1 제어 코드를 인수로 한 비선형 함수의 역함수 형태인 비선형 보상 함수를 이용하여 전류원 가중치 값을 생성하는 비선형 보상 회로;
 상기 제 2 제어 코드에 의하여 상기 다중 기준 위상 클럭 내 위상차가 90도인 상기 2개의 기준 클럭을 직접 선택하는 위상 선택기; 및
 상기 선택된 2개의 기준 클럭을 합성하여 상기 전류원 가중치 값을 반영한 선형적 위상을 가지는 새로운 복원 클럭을 생성한 후, 상기 위상 검출기로 출력하는 위상 보간기;를 포함하는 것을 특징으로 하는 비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 장치.

청구항 5

제 4항에 있어서,
 상기 위상 보간기의 새로운 복원 클럭의 위상은
 상기 전류값 가중치 값에 의해 상기 제 1 제어 코드에 선형적으로 비례하는 것을 특징으로 하는 비선형 특성을

보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 장치.

청구항 6

제 4항에 있어서, 상기 비선형 보상 회로의 상기 전류원 가중치 값은

상기 제 1 제어 코드를 각 인수로 하는 보상함수를 상기 제 1 제어 코드 사이에 존재하는 선형 관계식에 대입하여 상기 각 보상함수를 구한 후 각각을 미분한 값으로 하는 것을 특징으로 하는 비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 장치.

청구항 7

입력 데이터의 위상과 복원 클럭의 위상을 비교하여 위상차를 산출하는 단계;

상기 복원 클럭과 위상차에 따라 매핑된 위상 합성 제어 코드를 생성하는 단계;

상기 위상 합성 제어 코드를 인수로 하는 비선형 함수의 역함수 형태인 보상 함수를 이용하여 전류원 가중치 값을 생성하는 단계; 및

상기 전류원 가중치 값에 따라 다중 위상 기준 클럭 중 2개의 기준 클럭을 선택하고 상기 선택된 2개의 기준 클럭을 합성하여 선형적 위상을 가지는 새로운 복원 클럭을 생성하는 단계;를 포함하는 것을 특징으로 하는 비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 방법.

청구항 8

제 7항에 있어서, 상기 전류원 가중치 값은

상기 위상 합성 제어 코드를 인수로 하는 비선형함수를 상기 위상 합성 제어 코드 사이에 존재하는 선형 관계식에 대입하여 상기 비선형함수 값을 구한 후 각각을 미분한 값으로 하는 것을 특징으로 하는 비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 방법.

청구항 9

2진 입력 데이터의 위상과 복원 클럭의 위상을 비교하여 위상차를 산출하는 단계;

다중 기준 위상 클럭 중에서 위상차가 90도인 2개 이상의 기준 클럭을 선택하는, 상기 위상차에 따라 상기 복원 클럭에 동기화된 위상 선택 신호 및 상기 위상차를 기초로 가감 카운터를 거쳐 결정된 제 1 제어 코드를 생성하는 단계;

상기 2개 이상의 기준 클럭 중에서 2개의 기준 클럭을 특정하는, 상기 위상 선택 신호와의 연관관계에 따라 제 2 제어 코드를 생성하는 단계;

상기 제 1 제어 코드를 인수로 한 비선형 함수의 역함수 형태인 비선형 보상함수를 이용하여 전류원 가중치 값을 생성하는 단계;

상기 제 2 제어 코드에 의하여 상기 다중 기준 위상 클럭 내 위상차가 90도인 상기 2개의 기준 클럭을 직접 선택하는 단계; 및

상기 선택된 2개의 기준 클럭을 합성하여 상기 전류원 가중치 값을 반영한 선형적 위상을 가지는 새로운 복원 클럭을 생성하는 단계;를 포함하는 것을 특징으로 하는 비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 방법.

청구항 10

제 9항에 있어서, 상기 전류원 가중치 값은

상기 제 1 제어 코드를 각 인수로 하는 보상함수를 상기 제 1 제어 코드 사이에 존재하는 선형 관계식에 대입하여 상기 각 보상 함수를 구한 후 각각을 미분한 값으로 하는 것을 특징으로 하는 비선형 특성을 보상한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 방법.

청구항 11

제 9항에 있어서, 상기 새로운 복원 클럭은

90도 위상차의 상기 선택된 2개의 클럭을 상기 전류원 가중치 값을 각 계수로 하여 더하여 합성한 클럭인 것을 특징으로 하는 비선형 특성을 보정한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 방법.

청구항 12

제 7항 내지 제 11항 중 어느 한 항에 기재된 상기 비선형 특성을 보정한 위상 보간기를 이용한 다중 링크용 클럭 및 데이터 복원 방법을 컴퓨터에서 실행시키기 위한 프로그램으로 기록한 컴퓨터로 읽을 수 있는 기록매체.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <10> 본 발명은 위상 보간기를 이용한 다중 링크용 클럭/데이터 복원 회로에 관한 것으로, 자세히는 비선형 보상 회로를 통하여 위상 보간기의 선형성을 향상시킨 다중 링크용 클럭/데이터 복원 회로에 관한 것이다.
- <11> 다중 링크용 수신기에 입력되는 각각의 입력 데이터 신호들은 전송 선로의 길이 및 특성의 차이, 송신부들 사이의 특성 차이 등으로 인해 주파수 오프셋(offset) 또는 서로 다른 위상을 갖게 된다. 이러한 주파수 오프셋과 위상의 오차 문제로 인해, 다중 링크 수신기에 탑재되는 각각의 클럭/데이터 복원 회로들은 독립적인 위상 정렬 기능을 가져야 한다.
- <12> 기존의 다중 링크용 클럭/데이터 복원 회로는 독립적인 위상 정렬 기능을 제공하기 위하여 여러 개의 클럭/데이터 복원 회로가 하나의 기준 위상 동기 루프를 공유하고, 각각의 클럭/데이터 복원 회로는 기준 위상 동기 루프로부터 다중 위상 기준 클럭을 입력 받아 위상 보간기를 이용하여 입력 데이터에 동기 되는 클럭 신호를 합성하는 방식을 사용한다.
- <13> 클럭 신호를 합성하기 위한 제어 방식은 크게 아날로그 제어 방식과 디지털 제어 방식으로 나눌 수 있다. 아날로그 제어 방식은 위상 보간기가 합성할 수 있는 위상이 전 범위에 걸쳐 연속적이므로 위상 특성이 불연속적인 디지털 제어 방식에 비해 일반적으로 지터 생성(Jitter Generation) 성능이 좋고 스위칭 잡음에 의한 지터 성능 저하를 고려하지 않아도 되며 고속 동작에 유리한 장점이 있다(T.H. Lee, et al., IEEE Journal of Solid-State Circuits, Vol. 29, No.12, 1994, pp. 1491~1496). 반면, 디지털 제어 방식은 모든 제어 회로를 디지털 논리 회로를 통해 구현하므로 라이브러리가 용이하고 제어 신호가 전원 잡음의 영향을 거의 받지 않기 때문에 아날로그 제어 방식에 비해 동작이 안정적이고 작은 면적에 회로를 구현할 수 있는 장점이 있다(M. Fukaiishi, et al., IEEE Journal of Solid-State Circuits, Vol. 35, No. 11, 2000, pp. 1611~1618).
- <14> 기존 디지털 제어 방식의 위상 보간기를 이용한 클럭/데이터 복원 회로에 대하여 이하 살펴보도록 한다.
- <15> 도 1은 기존 디지털 제어 방식의 위상 보간기를 이용한 클럭/데이터 복원 회로에 대한 도면이다.
- <16> 도 1을 참조하면, 상기 회로는 이진 위상 검출부(Band-Bang Phase Detector)(101), 코드 제어부(102), 위상 보간부(103)의 세 부분으로 구성됨을 알 수 있다. 상기 이진 위상 검출기(101)는 위상 보간부(103)에 의해 합성된 클럭과 입력 데이터의 위상을 비교하고 위상 증가/감소 결과를 2진 값의 형태로 코드 제어부(102)에 전달한다.
- <17> 코드 제어부(102)는 증/감 카운터로 구성되어 이진 위상 검출부의 출력이 위상 증가일 경우 위상 제어 코드를 증가시키고, 반대로 위상 감소일 경우 위상 제어 코드를 감소시킨다. 상기 위상 보간부(103)는 다중 위상 클럭 중에서 위상 제어 코드에 비례하는 새로운 위상을 갖는 복원 클럭을 합성한다. 따라서 상기 위상 보간부(103)의 출력인 복원 클럭의 위상은 일정한 트래킹 시간을 거친 후에 입력 데이터 위상에 정렬되어 동기화가 이루어진다.
- <18> 그러나, 기존 이러한 위상 보간기를 이용한 디지털 제어 방식 클럭/데이터 복원 회로는 다음과 같은 문제점을 갖고 있다.
- <19> 위상 보간기(103)에 인가되는 두 개의 다중 위상 기준 클럭이 서로 90도의 위상 차이를 가지고 있다면, 이는 각각 sin 함수와 cos 함수로 나타낼 수 있고 이에 의해 합성되는 신호의 위상은 식 (1)과 같은 관계에 의해 결정

된다.

<20> <수학식 1>

$$f(t) = \alpha \cdot \cos(\omega t) + \beta \sin(\omega t) \\ = \sqrt{\alpha^2 + \beta^2} \cos(\omega t + \theta)$$

<21>

<22> 이때, 생성되는 위상 θ 는 α , β 와 수학식 2와 같은 관계를 가지며, 이에 역함수를 취하면 수학식 3과 같다.

<23> <수학식 2>

$$\theta = \tan^{-1}\left(\frac{\beta}{\alpha}\right)$$

<24>

<25> <수학식 3>

$$\frac{\beta}{\alpha} = \tan \theta$$

<26>

<27> 선형적인 위상 제어를 위하여 θ 와 β 의 관계가 수학식 4와 같다고 가정하여 수학식 4를 수학식 3에 대입하면 수학식 5와 같은 결과를 얻을 수 있다.

<28> <수학식 4>

$$\theta = \frac{\pi}{2} \beta$$

<29>

<30> <수학식 5>

$$\frac{\beta}{\alpha} = \tan \frac{\pi}{2} \beta$$

<31>

<32> 수학식 5의 탄젠트 함수를 β 에 대한 분수식으로 근사화하면 수학식 6과 같은 결과를 얻을 수 있으며, 선형적인 위상 제어를 하기 위한 최종적인 α 와 β 의 관계는 수학식 7과 같다.

<33> <수학식 6>

$$\frac{\beta}{\alpha} = \frac{\beta}{1-\beta}$$

<34>

<35> <수학식 7>

$$\alpha = 1 - \beta$$

<36>

<37> 그러나, 위의 결과는 근사화 과정을 거친 결과이므로 수학식 7과 같은 관계를 가지는 제어 코드 α 와 β 를 사용할 경우, 위상 보간기에서 선형적인 위상을 갖는 클럭 신호를 얻을 수 없다. 이러한 위상 보간기의 비선형성으로 인해 위상 보간기에 의해 합성된 클럭의 위상 해상도가 평균값에 비해 큰 구간과 작은 구간이 나타나서 불균일하다. 따라서, 위상의 해상도가 평균값에 비해 작은 구간에서 지터 성능이 상대적으로 저하되는 문제점이 발생한다.

발명이 이루고자 하는 기술적 과제

<38> 본 발명은 상기 종래 문제점을 해결하기 위해, 선형적으로 제어할 때 발생하는 비선형적인 위상 보간기의 위상 전달 특성을, 비선형 보상 회로의 사용에 따른 그 비선형성에 대한 역함수 형태의 특성을 갖도록 제어하는 디지털 방식으로 보상하여 선형성을 가지는 다중 링크용 클럭/데이터 복원 장치 및 방법을 제공하는데 있다.

발명의 구성 및 작용

- <39> 상기의 기술적 과제를 달성하기 위한 본 발명의 다중 링크용 데이터/클럭 복원 장치의 일실시예로, 비선형 특성을 보상한 위상 보간기를 이용한 데이터/클럭 복원 장치는 입력 데이터의 위상과 복원 클럭의 위상을 비교하여 위상차를 산출하는 위상 검출부, 상기 복원 클럭과 위상차에 따라 매핑된 위상 합성 제어 코드를 생성하는 상기 위상 합성 제어부, 상기 위상 합성 제어 코드를 인수로 하는 비선형 함수의 역함수 형태인 보상 함수를 이용하여 전류원 가중치 값을 생성하는 비선형 보상부 및 상기 전류원 가중치 값에 따라 다중 위상 기준 클럭 중 2개의 기준 클럭을 선택하고 상기 선택된 2개의 기준 클럭을 합성하여 선형적 위상을 가지는 새로운 복원 클럭을 생성한 후 상기 위상 검출부로 출력하는 위상 보간부를 포함하여 구성된다.
- <40> 상기의 기술적 과제를 달성하기 위한 본 발명의 다중 링크용 데이터/클럭 복원 장치의 또 다른 일실시예로, 비선형 특성을 보상한 위상 보간기를 이용한 데이터/클럭 복원 장치는 2진 입력 데이터의 위상과 복원 클럭의 위상을 비교하여 위상차를 산출하는 위상 검출기, 다중 기준 위상 클럭 중에서 위상차가 90도인 2개 이상의 기준 클럭을 선택하는 상기 위상차에 따라 상기 복원 클럭에 동기화된 위상 선택 신호 및 상기 위상차를 기초로 가감 카운터를 거쳐 결정된 제 1 제어 코드를 생성하는 위상 보간기 제어 회로, 상기 2개 이상의 기준 클럭 중에서 2개의 기준 클럭을 특정하는 상기 위상 선택 신호와의 연관관계에 따라 제 2 제어 코드를 생성하는 위상 선택기 제어 회로, 상기 제 1 제어 코드를 인수로 한 비선형 함수의 역함수 형태인 비선형 보상함수를 이용하여 전류원 가중치 값을 생성하는 비선형 보상 회로, 상기 제 2 제어 코드에 의하여 상기 다중 기준 위상 클럭 내 위상차가 90도인 상기 2개의 기준 클럭을 직접 선택하는 위상 선택기 및 상기 선택된 2개의 기준 클럭을 합성하여 상기 전류원 가중치 값을 반영한 선형적 위상을 가지는 새로운 복원 클럭을 생성한 후 상기 위상 검출기로 출력하는 위상 보간기를 포함하여 구성된다.
- <41> 상기의 기술적 과제를 달성하기 위한 본 발명의 다중 링크용 데이터/클럭 복원 방법의 일실시예로, 비선형 특성을 보상한 위상 보간기를 이용한 데이터/클럭 복원 방법은 입력 데이터의 위상과 복원 클럭의 위상을 비교하여 위상차를 산출하는 단계, 상기 복원 클럭과 위상차에 따라 매핑된 위상 합성 제어 코드를 생성하는 단계, 상기 위상 합성 제어 코드를 인수로 하는 비선형 함수의 역함수 형태인 보상 함수를 이용하여 전류원 가중치 값을 생성하는 단계 및 상기 전류원 가중치 값에 따라 다중 위상 기준 클럭 중 2개의 기준 클럭을 선택하고 상기 선택된 2개의 기준 클럭을 합성하여 선형적 위상을 가지는 새로운 복원 클럭을 생성하는 단계를 포함하여 구성된다.
- <42> 상기의 기술적 과제를 달성하기 위한 본 발명의 다중 링크용 데이터/클럭 복원 방법의 또 다른 일실시예로, 비선형 특성을 보상한 통한 위상 보간기를 이용한 데이터/클럭 복원 방법은 2진 입력 데이터의 위상과 복원 클럭의 위상을 비교하여 위상차를 산출하는 단계, 다중 기준 위상 클럭 중에서 위상차가 90도인 2개 이상의 기준 클럭을 선택하는 상기 위상차에 따라 상기 복원 클럭에 동기화된 위상 선택 신호 및 상기 위상차를 기초로 가감 카운터를 거쳐 결정된 제 1 제어 코드를 생성하는 단계, 상기 2개 이상의 기준 클럭 중에서 2개의 기준 클럭을 특정하는, 상기 위상 선택 신호와의 연관관계에 따라 제 2 제어 코드를 생성하는 단계, 상기 제 1 제어 코드를 인수로 한 비선형 함수의 역함수 형태인 비선형 보상함수를 이용하여 전류원 가중치 값을 생성하는 단계, 상기 제 2 제어 코드에 의하여 상기 다중 기준 위상 클럭 내 위상차가 90도인 상기 2개의 기준 클럭을 직접 선택하는 단계 및 상기 선택된 2개의 기준 클럭을 합성하여 상기 전류원 가중치 값을 반영한 선형적 위상을 가지는 새로운 복원 클럭을 생성하는 단계를 포함하여 구성된다.
- <43> 이하에서, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 일실시예에 대하여 상세히 설명하기로 한다.
- <44> 도 2는 본 발명에 따른 비선형 특성을 보상한 위상 보간기를 이용한 클럭/데이터 복원 장치에 대한 도면이다.
- <45> 도 2를 참조하면, 2진 입력 데이터와 클럭 신호를 입력 받아 데이터와 클럭 신호의 위상을 비교하여 위상 비교 결과 신호(UP, DN)와 입력된 클럭 신호에 리타이밍된 복원 데이터(RDATA)를 출력하는 위상 검출부(201), 상기 위상 검출부(201)의 출력인 위상 비교 결과 신호(UP, DOWN)와 클럭 신호를 입력 받아 위상 합성 제어 코드(PIC)를 출력하는 위상 합성 제어부(202), 상기 위상 합성 제어 수단(202)의 출력인 위상 합성 제어 코드(PIC)를 입력 받아 비선형적 특성을 보상하기 위해 비선형성에 대한 역함수 형태의 전달함수를 갖고 결과 값(W)을 출력하는 비선형 보상부(203) 및 다중 위상 클럭과 상기 비선형 보상부(203)의 출력인 결과 값(W)을 입력받아 다중 위상 클럭 중에서 적절한 2개의 클럭을 선택하여 입력된 결과 값(W)에 따라 2개의 클럭 사이의 선형적 위상을 갖고 상기 위상 검출부(201)에 입력되는 클럭 신호인 복원 클럭(RCLK)을 출력하는 위상 보간부(204)를 구성요소로 한다.
- <46> 도 3은 본 발명의 바람직한 일실시예로 비선형 보상 회로를 포함한 위상 보간기를 이용한 다중 링크용 클럭/데

이터 복원 장치에 대한 도면이다.

<47> 도 3을 참조하면, 상기 위상 검출기(301)는 입력 데이터와 클럭 신호를 입력 받아 두 신호의 위상 차이를 2진 값으로 출력하는 일반적인 이진 위상 검출기의 일종인 알렉산더 위상 검출기(Alexander's Phase Detector)이고, 상기 위상 합성 제어 회로(310)는 상기 위상 검출기의 출력인 위상 비교 결과 신호(UP, DN)를 입력 받아 다중 위상 클럭 중 인접한 2개의 클럭을 선택하기 위한 복원 클럭(RCLK)에 동기된 위상 선택 신호(M_UP, M_DN)와 위상 합성 제어 코드의 일부인 C코드(제1제어코드)를 출력하는 위상 보간기 제어 회로(312)와 상기 위상 보간기 제어 회로의 출력인 위상 선택 신호(M_UP, M_DN)를 입력 받아 위상 합성 제어 코드의 일부인 B코드(제2제어코드)를 출력하는 위상 선택기 제어 회로(311)로 구성된다. 상기 비선형 보상 회로(330)는 상기 위상 보간기 제어 회로의 출력인 C코드를 입력받아 비선형 함수의 역함수 형태를 전달함수로 갖고 전류 값(W)를 출력한다.

<48> 상기 위상 합성 회로(320)는 다중 위상 클럭과 상기 위상 선택기 제어 회로(311)의 출력인 B코드를 입력받아 입력 데이터의 위상에서 가장 근접한 위상을 갖는 2개의 클럭 신호(I, Q)를 선택하는 위상 선택기(321)와 상기 위상 선택기의 출력인 2개의 클럭 신호(I, Q)와 상기 비선형 보상 회로의 출력인 전류 값(W)을 입력 받아 전류 값에 따라 2개의 클럭 신호(I, Q)의 위상 차이에서 가중치를 부여하여 선형적인 위상 관계를 갖는 새로운 위상의 복원 클럭(RCLK)를 출력하는 위상 보간기(322)로 구성된다.

<49> 이하, 다중 위상 클럭의 개수 N이 4이고, 위상 보간기의 최대 보간 위상의 개수(해상도) M이 16인 경우에 대한 일 실시 예를 통해 본 발명을 상세히 설명한다.

<50> 상기 위상 검출기(300)는 복원 클럭(RCLK)과 입력 2진 데이터의 위상을 비교하여 UP과 DN, 두 개의 출력으로 위상 비교 결과를 내보낸다. 클럭 신호의 위상이 입력 데이터의 위상에 비해 뒤쳐져 있는 경우에 UP을 '1'로 출력하고, 클럭 신호의 위상이 입력 데이터의 위상에 비해 앞서 있는 경우에 DN을 '1'로 출력하며, 입력 데이터에 같은 비트값이 연속으로 인가되어 데이터의 천이가 없을 경우에는 두 출력을 '0'으로 출력한다.

<51> 상기 위상 합성 제어 회로(320)는 위상 보간기 제어 회로(322)와 위상 선택기 제어 회로(321)로 구성된다. 상기 위상 합성 제어 회로는 위상 검출기로부터 인가되는 두 개의 출력 UP, DN을 입력으로 받아서, 위상 검출기의 UP 출력이 '1'이면 출력 코드(C)에 1을 더하고 DN 출력이 '1'이면 출력 코드(C)에서 1을 빼는 일종의 가감 카운터(Up/Down Counter)이다. 위상 합성 제어 회로는 상기한 기술한 바와 같이 위상 선택기 제어 회로와 위상 보간기 제어 회로로 구성된다.

<52> 비선형 보상 회로(330)는 위상 보간기 제어 회로의 출력인 위상 보간기 제어 코드(C)를 입력받아 위상 보간기의 출력 클럭의 위상이 제어 코드에 선형적으로 비례하도록 전류원 가중치(W)를 출력한다.

<53> 비선형 보상 회로(330)의 출력인 전류원 가중치(W)는 다음과 같이 정해진다. 상기 서술한 수학식 7에서와 같이 α 와 β 사이에 상보적 관계를 유지하면서 비선형성을 보상하기 위하여 보상함수 $f(\alpha)$ 와 $f(\beta)$ 를 통한 위상 제어를 한다고 가정하면 수학식 5는 아래의 수학식 8과 같이 나타낼 수 있다.

<54> <수학식 8>

$$\frac{f(\beta)}{f(\alpha)} = \tan \frac{\pi}{2} \beta$$

<55>

<56> 편의상 $f(\alpha)$ 와 $f(\beta)$ 또한 상보 관계에 있다고 가정하면 수학식 8은 수학식 9와 같이 변형되며, 따라서 $f(\alpha)$ 와 $f(\beta)$ 는 각각 수학식 10, 수학식 11과 같음을 알 수 있다.

<57> <수학식 9>

$$\frac{f(\beta)}{1-f(\beta)} = \tan \frac{\pi}{2} \beta$$

<58>

<59> <수학식 10>

$$f(\beta) = \frac{1}{1 + \cot \frac{\pi}{2} \beta}$$

<60>

<61> <수학식 11>

$$f(\alpha) = \frac{\cot \frac{\pi}{2} \beta}{1 + \cot \frac{\pi}{2} \beta}$$

<62>

<63> 따라서 위상 보간기(330)에서 두 입력 신호의 계수를 결정하는 각각의 전류원은 선형적인 제어 코드 α 와 β 를 입력 받아 $f(\alpha)$ 와 $f(\beta)$ 의 특성과 같은 형태의 전류를 공급하여야 한다. 따라서 제어 코드 α 와 β 와 위상 보간기의 전류원이 N 비트 온도 계수 코드로 제어된다고 가정할 때, α 또는 β 에 비례하기 위하여 각 비트에서 위상 보간기의 전류원은 식(10)과 식(11)을 미분하여 얻을 수 있는 증분에 해당하는 크기인 갖는다. 비선형 보상 회로는 상기 기술한 증분의 크기를 전류원 가중치(W)로 출력한다.

<64> 도 4는 본 발명에 따른 비선형 특성을 보정한 위상 보간기를 이용한 클럭/데이터 복원 방법에 대한 흐름도이다.

<65> 도 4를 참조하면, 입력데이터와 복원 클럭의 위상차를 산출하여(401) 출력하면 상기 복원 클럭과 위상차를 입력 받아, 상기 위상차에 따라 위상 합성 제어 코드를 생성하게 된다(402). 이후 위상 합성 제어코드를 인수로 비선형 함수의 역함수 형태인 보상 함수를 이용하여 선형성을 위한 전류원 가중치 값을 생성하고(403) 이 값에 따라 다중 위상 기준 클럭에서 2개의 기준 클럭을 선택하고 이들을 합성하여 선형적 위상의 복원 클럭을 생성하게 된다(404).

<66> 도 5는 본 발명의 바람직한 일실시예로 비선형 보상 회로를 포함한 위상 보간기를 이용한 다중 링크용 클럭/데이터 복원 방법에 대한 흐름도이다.

<67> 도 5를 참조하면, 먼저 2진 입력 데이터와 입력된 복원 클럭의 위상차를 산출한다(501). 그런 다음 상기 위상차에 따라 매핑된 값으로 다중 위상 기준 클럭에서 2개 이상의 기준 클럭을 선택할 때 이용될 상기 복원 클럭에 동기된 위상 선택 신호를 생성하고 이와 함께 상기 위상차 값에 따른 제 1 제어코드(C코드)를 생성하게 된다(502). 상기 위상 선택 신호를 입력 받아 이에 대한 연관관계에 따라 제 2 제어 코드(B코드)를 생성하게 되며(503) 이 값에 의해 이후 2개의 기준 클럭을 선택하게 된다(504). 반면, 제 1 제어 코드는 비선형 함수의 역함수 형태인 보상함수에 인수로 이용되어 새로 생성될 복원 클럭의 선형성을 보장하기 위한 전류원 가중치 값을 생성하게 된다(505). 마지막으로 선택된 2개의 기준 클럭을 상기 가중치 값을 기초로 합성하여 선형적 위상을 가지는 새로운 복원 클럭을 생성하게 된다(506).

<68> 도 6은 도 3에 도시된 위상 합성 제어 회로의 출력인 제어코드(B, C)와 위상 보간기의 복원 클럭 간 위상 관계에 대한 도면이다.

<69> 위상 합성 제어 회로의 출력인 제어코드 (B, C)의 코드와 위상 보간기의 출력인 클럭 신호의 위상의 관계에 따르면, 위상 보간기 제어 코드(C)는 위상 선택기 제어 코드(B)가 '00'이거나 '11'인 경우에, 위상 검출기의 출력인 UP신호에 의해 B코드를 0부터 14까지 증가시키고, DN 신호에 의해 감소시킨다. 반면, 위상 선택기 제어 회로의 제어 코드(B)가 '01'이거나 '10'인 경우에는 UP 신호에 의해 코드를 15에서 1까지 감소시키고, DN 신호에 의해 증가시킨다.

<70> 도 7은 도 3에 도시된 위상 선택기 제어 회로의 출력인 위상 선택기 제어 코드(B)와 위상 선택기의 기준 클럭 (I, Q) 간 위상 관계에 대한 도면이다.

<71> 위상 선택기 제어 회로의 출력인 위상 선택기 제어 코드(B)와 위상 선택 회로의 출력 클럭(I, Q)의 위상 관계에 따르면, 위상 선택기에 입력된 다중 위상 클럭 중에서 인접한 위상을 가지는 2 개의 클럭이 선택되고 발생될 수 있는 경우의 수는 모두 4가지이며, 이 4가지 경우의 수는 위상 선택기 제어 회로의 출력인 제어 코드(B)에 의해 선택되고 선택된 두 개의 클럭을 각각 클럭 I, 클럭 Q라고 한다.

<72> 도 8은 도 3에 도시된 위상 보간기 제어 회로의 출력인 위상 보간기 제어 코드(C)와 위상 보간기의 복원 클럭 (RCLK) 간 위상 관계에 대한 도면이다.

<73> 위상 보간기 제어 회로의 출력인 위상 보간기 제어 코드(C)와 위상 보간기의 출력 클럭(RCLK)의 위상 관계에 따르면, 위상 보간기 제어 코드(C)가 증가함에 따라서 상기 위상 선택기에서 선택된 출력인 클럭 I의 위상과 클럭 Q의 위상 사이의 위상 값을 갖는 새로운 위상을 갖는 클럭(RCLK)을 출력한다. 예를 들면, 제어 코드(C)의 값이

$$\frac{1}{16} \times \frac{\pi}{2} \quad \text{만큼}$$

1이면, 위상 보간기의 출력 클럭의 위상은 클럭 I와 클럭 Q 사이의 위상에서 클럭 I로부터 떨어진 위상을 갖는 클럭을 출력한다.

<74> 도 9는 도 3에 도시된 비선형 보상 회로의 출력인 전류원 가중치(W)의 상대적 증분 값과 위상 보간기의 전류원의 관계에 대한 도면이다.

<75> 비선형 보상 회로의 출력인 전류원 가중치(W)의 상대적 증분 값과 위상 보간기의 전류원의 관계에 따르면, 비선형 보상 회로의 전류원 가중치의 증분 값이 선형적으로 비례하는 위상 보간기의 전류원에 보상된다. 예를 들면, 제어 코드(C)가 4일 경우 위상 보간기 전류원 3이 동작하고, 제어 코드(C)가 3일 경우에 비해 위상 보간기 전류원의 값은 전류원 가중치(W)인 상대적으로 1.00으로 정규화(normalize)된 값을 갖게 되는 것이다.

발명의 효과

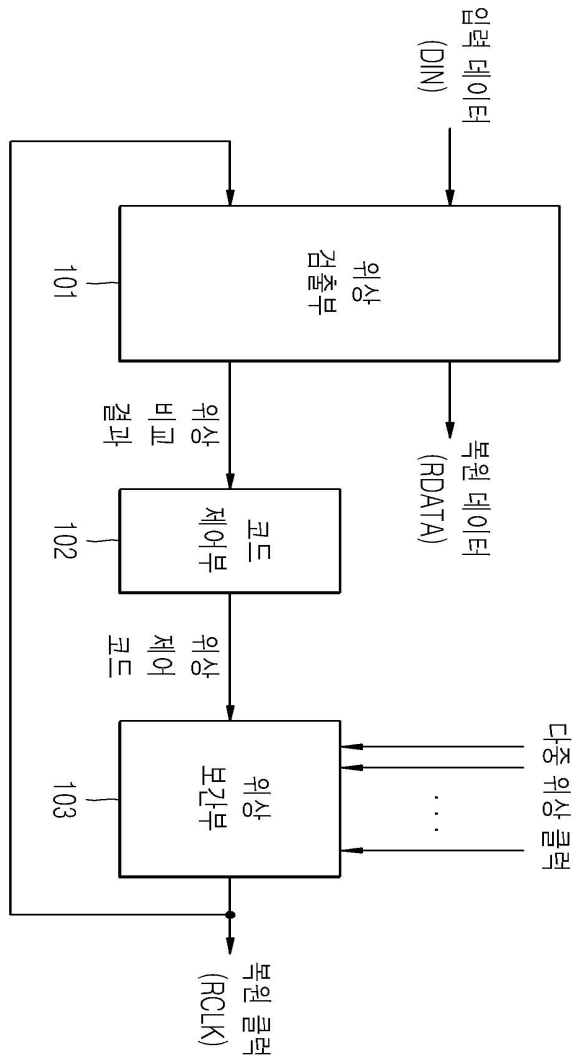
<76> 상기 기술한 바와 같은 회로들의 구성에 의해 입력 데이터에 정렬된 클럭의 위상에 해당하는 제어 코드가 위상 합성 제어 회로에서 결정되고, 제어 코드(B, C)에 해당하는 전류원 가중치(W)이 비선형 보상 회로에 의해 변경된 결과, 동기화된 선형적인 위상을 갖는 새로운 복원 클럭이 생성되고, 향상된 지터 성능의 입력 데이터 및 클럭의 복원이 가능하게 된다.

도면의 간단한 설명

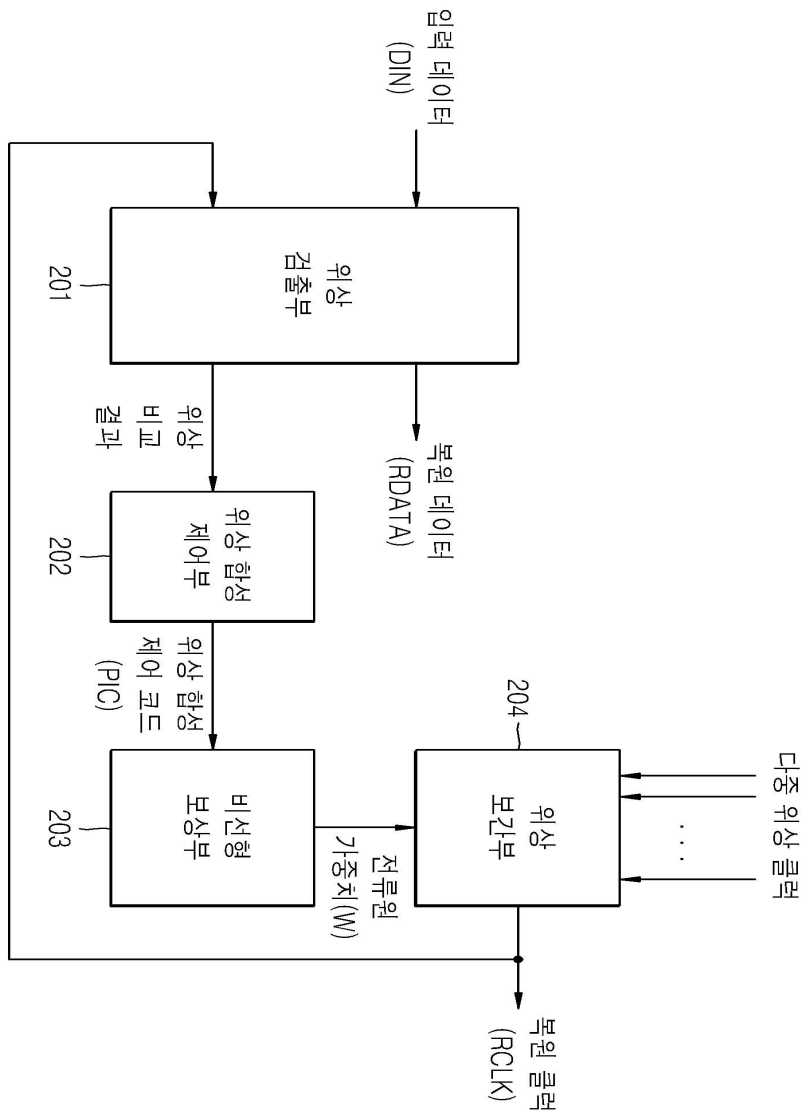
- <1> 도 1은 기존 디지털 제어 방식의 위상 보간기를 이용한 클럭/데이터 복원 회로에 대한 도면
- <2> 도 2는 본 발명에 따른 비선형 특성을 보정한 위상 보간기를 이용한 클럭/데이터 복원 장치에 대한 도면
- <3> 도 3은 본 발명의 바람직한 일실시예로 비선형 보상 회로를 포함한 위상 보간기를 이용한 다중 링크용 클럭/데이터 복원 장치에 대한 도면
- <4> 도 4는 본 발명에 따른 비선형 특성을 보정한 위상 보간기를 이용한 클럭/데이터 복원 방법에 대한 흐름도
- <5> 도 5는 본 발명의 바람직한 일실시예로 비선형 보상 회로를 포함한 위상 보간기를 이용한 다중 링크용 클럭/데이터 복원 방법에 대한 흐름도
- <6> 도 6은 도 3에 도시된 위상 합성 제어 회로의 출력인 제어코드(B, C)와 위상 보간기의 복원 클럭 간 위상 관계에 대한 도면
- <7> 도 7은 도 3에 도시된 위상 선택기 제어 회로의 출력인 위상 선택기 제어 코드(B)와 위상 선택기의 기준 클럭(I, Q) 간 위상 관계에 대한 도면
- <8> 도 8은 도 3에 도시된 위상 보간기 제어 회로의 출력인 위상 보간기 제어 코드(C)와 위상 보간기의 복원 클럭(RCLK) 간 위상 관계에 대한 도면
- <9> 도 9는 도 3에 도시된 비선형 보상 회로의 출력인 전류원 가중치(W)의 상대적 증분 값과 위상 보간기의 전류원의 관계에 대한 도면이다.

도면

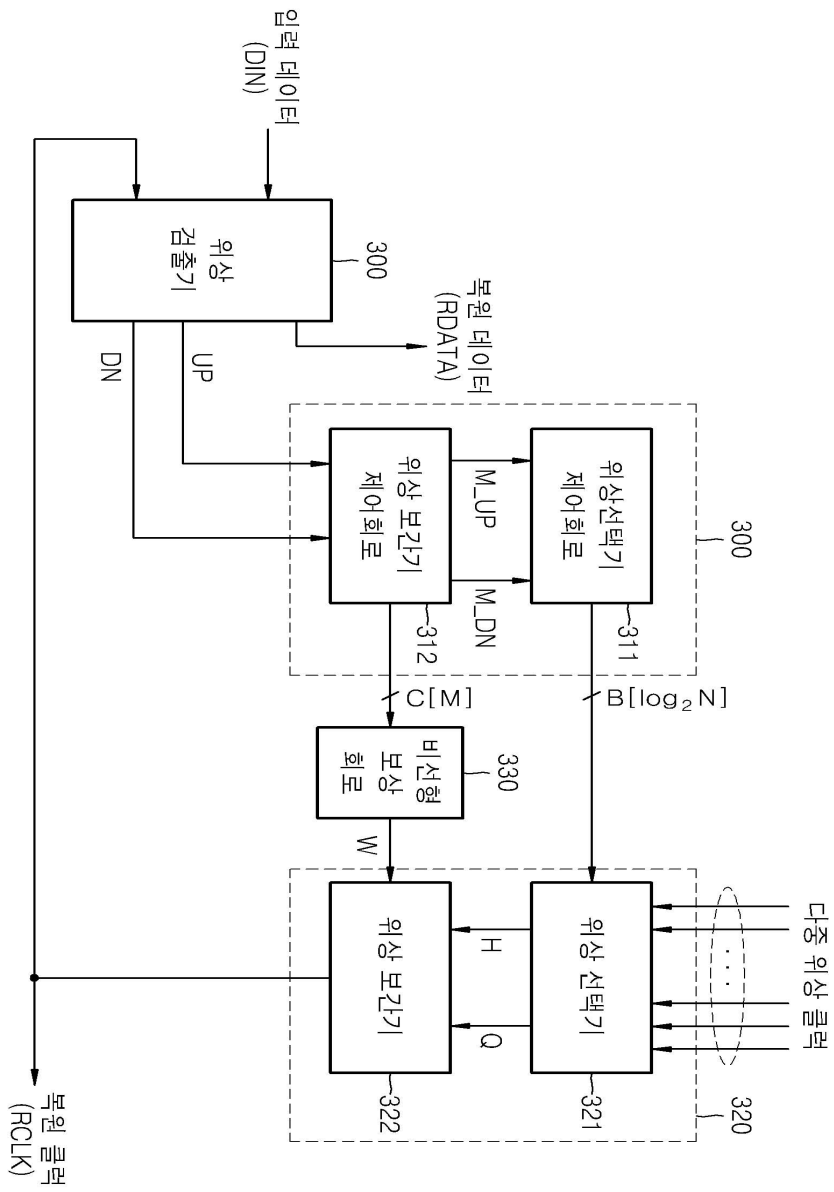
도면1



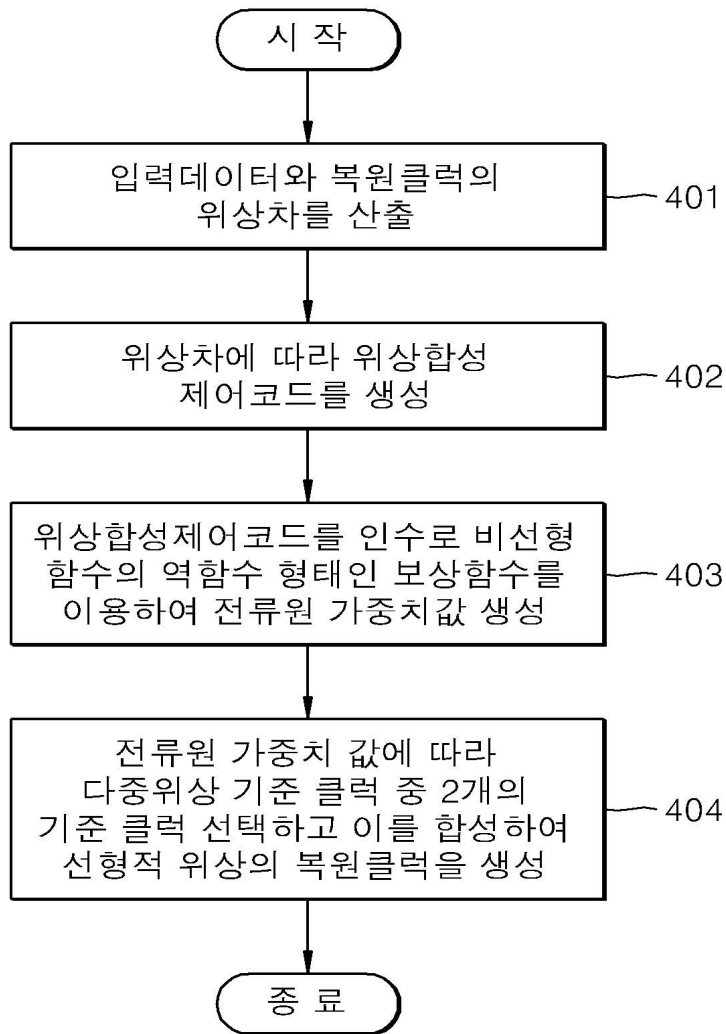
도면2



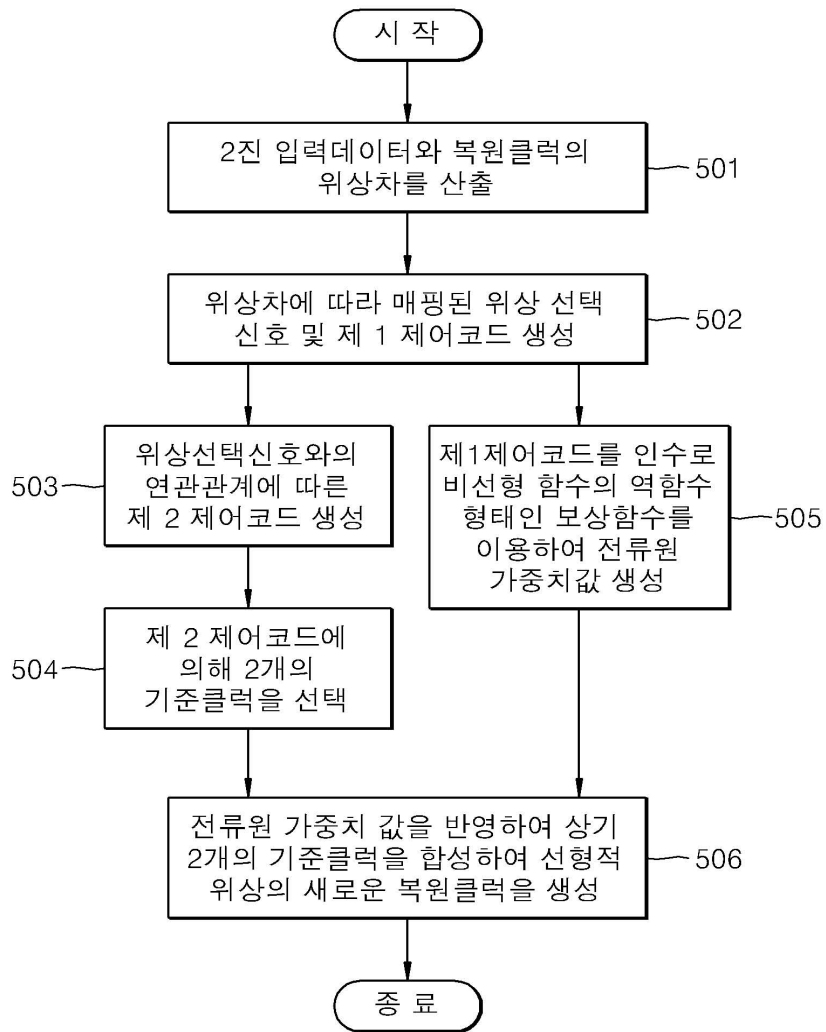
도면3



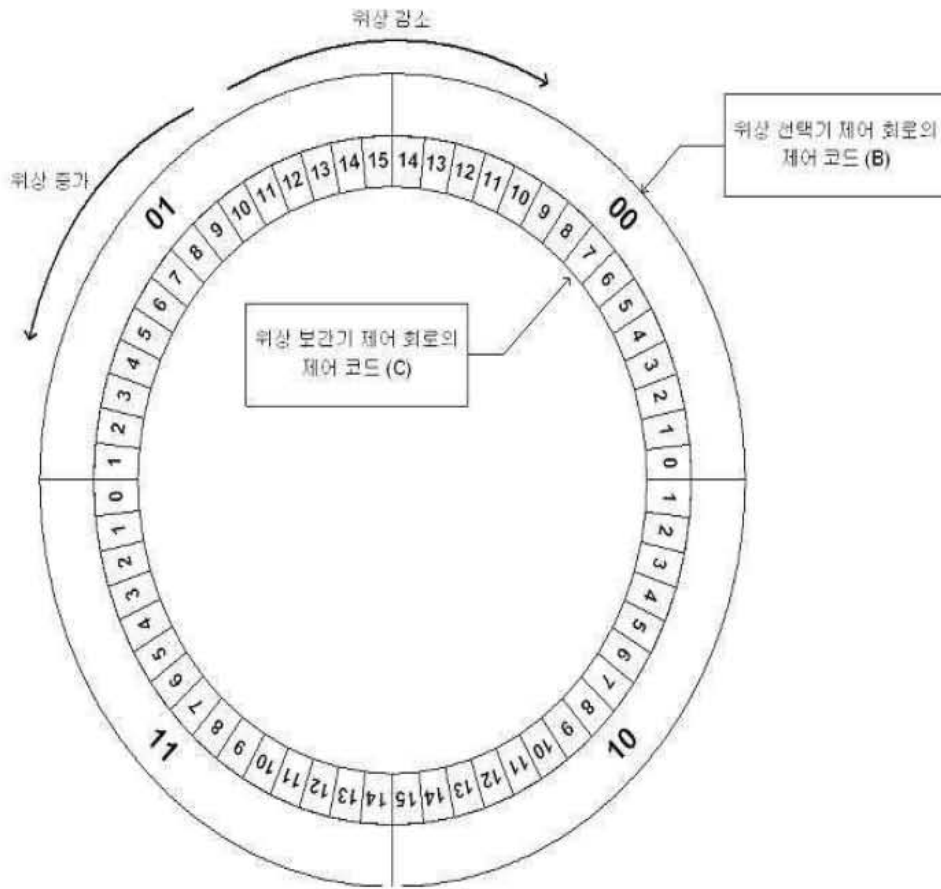
도면4



도면5



도면6



도면7

위상 선택기 제어 회로의 제어 코드(B)	클럭 I의 위상	클럭 Q의 위상
00	0°	90°
01	180°	90°
10	180°	270°
11	0°	270°

도면8

위상 보간기 제어 회로의 제어 코드(C) ^o	위상 보간기의 출력 위상 ^o
0 ^o	0 ^o
1 ^o	$\frac{1}{16} \times \frac{\pi}{2}$ ^o
2 ^o	$\frac{2}{16} \times \frac{\pi}{2}$ ^o
3 ^o	$\frac{3}{16} \times \frac{\pi}{2}$ ^o
4 ^o	$\frac{4}{16} \times \frac{\pi}{2}$ ^o
5 ^o	$\frac{5}{16} \times \frac{\pi}{2}$ ^o
6 ^o	$\frac{6}{16} \times \frac{\pi}{2}$ ^o
7 ^o	$\frac{7}{16} \times \frac{\pi}{2}$ ^o
8 ^o	$\frac{8}{16} \times \frac{\pi}{2}$ ^o
9 ^o	$\frac{9}{16} \times \frac{\pi}{2}$ ^o
10 ^o	$\frac{10}{16} \times \frac{\pi}{2}$ ^o
11 ^o	$\frac{11}{16} \times \frac{\pi}{2}$ ^o
12 ^o	$\frac{12}{16} \times \frac{\pi}{2}$ ^o
13 ^o	$\frac{13}{16} \times \frac{\pi}{2}$ ^o
14 ^o	$\frac{14}{16} \times \frac{\pi}{2}$ ^o
15 ^o	$\frac{15}{16} \times \frac{\pi}{2}$ ^o

도면9

위상 보간기의 전류원 _o	전류원의 상대적 크기 _o
0 _o	1.1765 _o
1 _o	1.0967 _o
2 _o	1.0400 _o
3 _o	1.0000 _o
4 _o	0.9727 _o
5 _o	0.9557 _o
6 _o	0.9475 _o
7 _o	0.9475 _o
8 _o	0.9557 _o
9 _o	0.9727 _o
10 _o	1.0000 _o
11 _o	1.0400 _o
12 _o	1.0967 _o
13 _o	1.1765 _o
14 _o	1.2902 _o